

2005 年 12 月 19 日

80nm プロセス 2G ビット DDR2 SDRAM サンプル出荷開始

80nm プロセスによる量産開始の目途立つ



エルピーダメモリ株式会社（本社：東京都中央区、代表取締役社長 兼 CEO：坂本幸雄 以下、エルピーダ）は、このたび、本年 6 月に開発を完了した次世代 80nm プロセス採用の大容量 / 高速 DRAM、2G ビット DDR2 SDRAM の製品化に成功し、同時にサンプル出荷を開始しました。

エルピーダでは、現在安定量産を行っている 90nm プロセスに続く、次世代 80nm プロセスでの製品化に成功したことにより、DRAM におけるリーディングサプライヤーのポジションをさらに確かなものにしたと自負しております。

また今回サンプル出荷を開始した 2G ビット DDR2 SDRAM は、8G バイトや 4G バイトの大容量モジュールを実現し、ハイエンドサーバの高機能・高性能化に大きく貢献するものです。

エルピーダは、80nm プロセスによる量産開始準備、また、さらなる先端プロセス / 大容量・高性能・高品質製品の開発に、これからも力を注いでまいります。

NEWS RELEASE

2G ビット DDR2 SDRAM の主な仕様は別紙をご覧ください。

以 上

ニュースリリースに掲載されている情報は、発表日現在の情報です。その後予告なしに変更されることがございますので、あらかじめご了承ください。

別 紙

2G ビット DDR2 SDRAM の主な仕様

製品名	EDE2104AASE-8G-E DDR2-800 EDE2104AASE-6E-E DDR2-667 EDE2104AASE-5C-E DDR2-533 EDE2108AASE-8G-E DDR2-800 EDE2108AASE-6E-E DDR2-667 EDE2108AASE-5C-E DDR2-533
製造プロセス	80nm (ArF スキャナー採用)
構成	64M ワード×4 ビット×8 バンク 32M ワード×8 ビット×8 バンク
電源電圧(VDD)	1.8V ± 0.1V
クロック周波数	800MHz、667MHz、533MHz
動作温度範囲	Tc = 0 ~ 85
パッケージ	68 ボール FBGA